



(Translation)

NOTICE OF PRELIMINARY REJECTION

APPLICANT(S)

Name *Hynix Semiconductor Inc.*
Address *San 136-1, Ami-ri, Bubal-eub, Ichon-shi
Kyoungki-do 467-860, Republic of Korea*

ATTORNEY(S)

Name *Shinsung International Patent & Law firm*
Address *2-3F, Line Bldg., Yeoksam-dong, Kangnam-gu
Seoul 135-080, Republic of Korea*

APPLICATION No. 2002-74229

TITLE *DELAYLOCKED LOOP CIRCUIT*

This application was preliminarily rejected pursuant to Article 63 of the Korean Patent Law based on the following reason. Should there be any opinion against this action, please file a written argument by February 13, 2005. (You can apply for 1-month extension per each case, and we do not notify you of the confirmation for such term extension.)

[REASON]

This invention described in claims 1 to 6 can be easily invented by those skilled in the art as pointed out below. Accordingly, the above-identified patent application cannot be registered pursuant to Article 29, Paragraph 2 of the Korean Patent Law.

[BELOW]

Claims 1 to 6 of this invention relate to a delay locked loop circuit being applicable to high and low frequencies and capable of reducing time taken for locking through employing a controller that selects an appropriate clock divider according to a latency value during latency of column address strobe (CAS) used at high frequency.

However, Korean Laid-Open No. 2001-64117 disclosed on July 9, 2001 (hereinafter referred to as the cited reference 1) reveals a delay locked loop in a semiconductor device with the similar configuration and object compared with those described in claims 1 to 6 of this invention. The delay locked loop described in the cited reference 1 speeds up an initial locking time by using a first delay line with a long delay and a second delay line with a minimum delay and can be operatable at high frequency by generating a signal with a width of a pulse corresponding to a clock cycle in twofold.

Also, US patent No. 6,205,062 disclosed on March 20, 2001 (hereinafter referred to as the cited reference 2) describes a CAS delay control circuit in a semiconductor device for improving an operation speed with preventing a delay of unnecessary data. Accordingly, through combining the cited reference 1 with the cited reference 2, it is regarded that this invention can be easily derivable by those ordinary people skilled in the art.

*[Attachment] KR Laid-Open No. 2001-64117
 US Patent No. 6,205,062*

Dated this 13th day of December, 2004

Examination Bureau
Examiner, Ki-wan Kim
Examiner, Hum-Jung Kang

KOREAN INTELLECTUAL PROPERTY OFFICE

Point 407

출력 일자: 2004/12/14

<하우스마장이>

발송번호 : 9-5-2004-052805280

발송일자 : 2004. 12. 13

제출기일 : 2005. 02. 13

수신 : 서울시 강남구 역삼동 823-30 라인빌딩

2,3층(특허법인신성)

특허법인 신성[정지원] 귀하

135-080



특허청

의견 제출통지서

출원인

명칭 주식회사 하이닉스반도체 (출원인코드: 119980045698)

주소 경기 이천시 부발읍 아미리 산 136-1

P03H1037/05

대리인

명칭 특허법인 신성

주소 서울시 강남구 역삼동 823-30 라인빌딩 2,3층(특허법인신성)

지정된변리사 정지원 외 2명

출원번호

10-2002-0074229

발명의 명칭

지연 고정 루프 회로

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서[특허법시행규칙 별지 제25호의2서식] 또는/및 보정서[특허법시행규칙 별지 제5호서식]를 제출하여 주시기 바랍니다.(상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장 승인통지는 하지 않습니다.)

[이유]

이 출원의 특허청구범위 제1 내지 6항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조제2항의 규정에 의하여 특허를 받을 수 없습니다.

[아래]

청구항 1 내지 6의 본원발명은 고주파에서 사용되는 CAS(Column Address Strobe) 레이턴시 (Latency) 값에 따라 적합한 클럭 분주기를 선택하는 제어기를 적용함으로써, 고주파 및 저주파에 모두 사용가능하고, 고정하는 데에 소요되는 시간을 줄일 수 있는 지연 고정 루프 회로에 관한 것임을 알 수 있습니다.

공개특허 제2001-0064117호(공개일자: 2001.07.09)에는 본원발명과 그 구성 및 목적이 유사한, 반도체메모리 장치에 있어서 큰 딜레이를 가지는 제1딜레이 라인과 최소의 딜레이를 가지는 제2 딜레이 라인을 사용하여 초기의 블록킹(Locking) 시간을 빠르게 하고 두 배의 클록 사이클에 해당하는 펄스폭을 가지는 신호를 생성하여 고주파에서도 동작이 가능하게 하는 지연고정루프(이하 인용발명1이라 합니다)가 개시되어 있고,

미국특허 제6,205,062호(공고일자: 2001.03.20)에는 반도체 장치에 관한 것으로 불필요한 데이터의 지연을 막고 동작 속도를 개선하는 것을 목적으로 하는 CAS 지연 제어 회로(이하 인용발명2라 합니다)가 개시되어 있으므로, 당업자가 상기 인용발명1 및 인용발명2의 결합에 의하여 본원발명을 용이하게 발명할 수 있습니다.

[첨부]

첨부 1 공개특허 제2001-64117호(2001.07.09) 1부.

첨부 2 미국특허 제6,205,062호(공고일자: 2001.03.20) 1부. 끝.

출력 일자: 2004/12/14

2004. 12. 13

특허청

전기전자심사국

전자심사담당관실

심사관 김기완



심사관 강희정



<<안내>>

문의사항이 있으시면 ☎ 042)481-5682 로 문의하시기 바랍니다.

서식 또는 절차에 대하여는 특허고객 콜센터 ☎ 1544-8080으로 문의하시기 바랍니다.

특허청 직원 모두는 깨끗한 특허행정의 구현을 위하여 최선을 다하고 있습니다. 만일 업무처리과정에서 직원의 부조리행위가 있으면 신고하여 주시기 바랍니다.

▶ 홈페이지(www.kipo.go.kr)내 부조리신고센터